

# **METHOD FOR CONTROLLING CACHE MEMORY AND STORAGE SUB- SYSTEM**

**Patent number:**

JP2002149492

**Publication date:**

2002-05-24

**Inventor:**

TSUKADA MASARU; SAKAKI TOSHINORI

**Applicant:**

HITACHI LTD.

**Classification:**

- international:

G06F12/12; G06F3/06; G06F12/08

- european:

**Application number:**

JP20000341054 20001108

**Priority number(s):**

JP20000341054 20001108

## **Abstract of JP2002149492**

**PROBLEM TO BE SOLVED:** To maintain the hit rate of specified prior data highly regardless of the rate of a cache memory capacity to the data capacity of a whole storage device. **SOLUTION:** In a disk sub-system 102 interposed between a central processing unit 101 and a disk drive 103, a priority queue area 108 whose capacity is made variable and set to an upper limit value 111 and a general queue area 109 are set in a queue management table 107 of a cache control part 106 which manages the cache memory 105, and the management of the priority data whose priority is high in the cache memory 105 is operated in a priority queue area 108, and the management of the other general data is operated in the general queue area 109 so that the residence time of the priority data in the cache memory 105 can be made longer than that of the general data. Thus, it is possible to maintain the hit rate of the priority data highly regardless of the rate of the storage capacity of a disk drive 103.

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2002-149492

(P2002-149492A)

(43) 公開日 平成14年5月24日 (2002.5.24)

(51) Int.Cl. <sup>7</sup>	識別記号	F I	テマコード <sup>*</sup> (参考)
G 0 6 F 12/12	5 0 1	C 0 6 F 12/12	5 0 1 5 B 0 0 5
	5 5 7		5 5 7 Z 5 B 0 6 5
3/06	3 0 2	3/06	3 0 2 A
12/08	5 0 7	12/08	5 0 7 C

審査請求 未請求 請求項の数 6 O L (全 11 頁)

(21) 出願番号 特願2000-341054(P2000-341054)

(22) 出願日 平成12年11月8日 (2000.11.8)

(71) 出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(72) 発明者 塚田 大

神奈川県小田原市国府津2880番地 株式会

社日立製作所ストレージシステム事業部内

(72) 発明者 榎 泰紀

神奈川県小田原市国府津2880番地 株式会

社日立製作所ストレージシステム事業部内

(74) 代理人 100080001

弁理士 筒井 大和

Fターム(参考) 5B005 JJ13 MM11 QQ02 QQ04

5B065 BA01 CA12 CA15 CE14 CH02

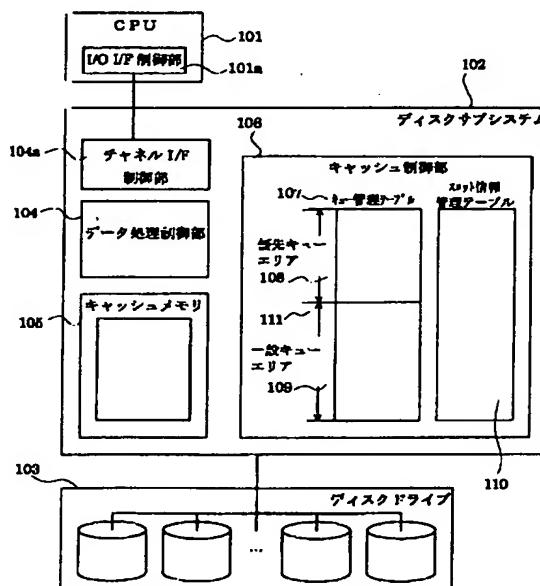
(54) 【発明の名称】 キャッシュメモリの制御方法および記憶サブシステム

(57) 【要約】

【課題】 キャッシュメモリ容量と記憶装置全体のデータ容量との比率に関係なく、特定の優先データのヒット率を高く維持する。

【解決手段】 中央処理装置101とディスクドライブ103との間に介在するディスクサブシステム102において、キャッシュメモリ105の管理を行うキャッシュ制御部106のキュー管理テーブル107に、上限値111に設定にて容量が可変の優先キューエリア108と、一般キューエリア109を設定し、優先度の高い優先データのキャッシュメモリ105における管理は優先キューエリア108で行い、その他の一般データの管理は一般キューエリア109にて行うことで優先データのキャッシュメモリ105における滞在時間を一般データよりも長くして、キャッシュメモリ105と、ディスクドライブ103の記憶容量の割合に関係なく、優先データのヒット率を高く維持する。

図 1



## 【特許請求の範囲】

【請求項1】 第1装置と第2装置との間に介在し、前記第1装置と前記第2装置との間で授受されるデータが一時的に格納されるキャッシュメモリの制御方法であって、前記キャッシュメモリを管理するキャッシュ管理情報を少なくとも二つの第1および第2管理情報に区分し、前記データの優先度の高低に応じて、複数の前記第1および第2管理情報を使い分けることで、より優先度の高い前記データのキャッシュメモリ内における滞在時間をより長くすることを特徴とするキャッシュメモリの制御方法。

【請求項2】 請求項1記載のキャッシュメモリの制御方法において、

より前記優先度の高い第1データを前記第1管理情報にて管理し、より前記優先度の低い第2データを前記第2管理情報にて管理し、前記キャッシュ管理情報における前記第1管理情報と前記第2管理情報との比率を変化させることで、前記キャッシュメモリに占める前記第1データの量を変化させることを特徴とするキャッシュメモリの制御方法。

【請求項3】 請求項1または2記載のキャッシュメモリの制御方法において、

外部からの指示にて、前記キャッシュ管理情報における前記第1管理情報と前記第2管理情報との比率を設定する第1の操作、

外部から指示された判別方法にて、前記優先度のより高い前記第1データを識別する第2の操作、

要求頻度のより高い前記データを自動的に判別し、当該データを前記優先度のより高い前記第1データとして取り扱う第3の操作、

前記第1管理情報にて管理される特定の前記第1データが前記キャッシュメモリから追い出される時、前記第1管理情報の当該第1データに関するキャッシュ管理情報を前記第2管理情報の最も優先度の高い位置に引き継がせることで、当該第1データを前記第2データとして前記キャッシュメモリ内に滞在させる第4の操作、の少なくとも一つの操作を行うことを特徴とするキャッシュメモリの制御方法。

【請求項4】 記憶装置と、前記記憶装置と上位装置との間におけるデータの授受を制御するとともに、前記データが一時的に格納されるキャッシュメモリを備えた記憶制御装置と、を含む記憶サブシステムであって、前記キャッシュメモリを管理するキャッシュ管理情報を少なくとも二つの第1および第2管理情報に区分し、前記データの優先度の高低に応じて、複数の前記第1および第2管理情報を使い分けることで、より優先度の高い前記データのキャッシュメモリ内における滞在時間をより長くする制御論理を備えたことを特徴とする記憶サブシステム。

【請求項5】 請求項4記載の記憶サブシステムにおいて、

前記制御論理は、

より前記優先度の高い第1データを前記第1管理情報にて管理し、より前記優先度の低い第2データを前記第2管理情報にて管理し、前記キャッシュ管理情報における前記第1管理情報と前記第2管理情報との比率を変化させることで、前記キャッシュメモリに占める前記第1データの量を変化させる第1の機能、

外部からの指示にて、前記キャッシュ管理情報における前記第1管理情報と前記第2管理情報との比率を設定する第2の機能、

外部から指示された判別方法にて、前記優先度のより高い前記第1データを識別する第3の機能、

要求頻度のより高い前記データを自動的に判別し、当該データを前記優先度のより高い前記第1データとして取り扱う第4の機能、

前記第1管理情報にて管理される特定の前記第1データが前記キャッシュメモリから追い出される時、前記第1管理情報の当該第1データに関するキャッシュ管理情報を前記第2管理情報の最も優先度の高い位置に引き継がせることで、当該第1データを前記第2データとして前記キャッシュメモリ内に滞在させる第5の機能、の少なくとも一つの機能を備えたことを特徴とする記憶サブシステム。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、キャッシュメモリの制御技術および記憶サブシステムに関し、特に、キャッシュメモリを備えた記憶サブシステムやデータ処理システム等に適用して有効な技術に関する。

【0002】

【従来の技術】たとえば、中央処理装置の配下で稼働する外部記憶装置の一種であるディスクサブシステムに於いては、データ転送性能の向上のためにキャッシュメモリを備えることが一般的になっており、データ処理性能はキャッシュ・ミスによるディスクドライブへのアクセスが発生することにより大きく低下する。データ処理性能向上には、キャッシュ・ヒット率向上が一段として挙げられる。また、キャッシュ・ヒット率向上を実現するための手段として、キャッシュメモリの増設が挙げられる。しかし、近年、データ処理システムの記憶容量が飛躍的に増加しているのに比べ、システムに実装出来るキャッシュメモリ容量の増加率は低く、システム容量に対するキャッシュメモリ容量の割合は低下してきている。また今後もこの割合は低下していくものと思われる。

【0003】現在、キャッシュメモリ上のデータは一般的には、LRU (Least Recently Used) 方式を用いた一つの管理テーブルによって管理さ

れている。

【0004】

【発明が解決しようとする課題】しかし、この一つの管理テーブルによるLRU管理方式での中央処理装置からアクセス要求されたデータのキャッシュ・ヒット率は、アクセス頻度に比例した値にしかならない。しかも、前述した様なシステム全体の大容量化による処理データ量の増加に伴い、データ間でのキャッシュメモリの使用競争率が高くなることにより、アクセス頻度の高いデータでも容易にキャッシュメモリ上から消えてしまい、キャッシュ・ミスによるデータ処理性能の低下を招く恐れがある。

【0005】また特開平6-168075号公報の様に、ディスクアレイ装置の記憶領域の一部に、いわゆるライトペナルティなしで高速なデータ書き込みが可能な単純二重書きのための特定領域を確保するとともに、指定された高速処理を必要とする当該特定領域のデータ容量と同サイズの特定領域をキャッシュメモリ上に確保し、その領域を指定データ専用とすることで、指定データを常に100%のキャッシュ・ヒット率で処理することを目的とした制御方式の提案がされている。

【0006】しかし、この方式ではキャッシュメモリ上の特定領域容量と高速処理を必要とするデータ容量は、1:1に限定されるため、100%のキャッシュ・ヒット率が得られるものの、指定出来るデータ容量は実装キャッシュメモリサイズにより制限されてしまう。

【0007】本発明の目的は、データ総量に対するキャッシュメモリ容量の相対的な減少に影響されることなく、優先度の高いデータの高いキャッシュ・ヒット率を維持することで、キャッシュメモリを備えたシステムのデータ処理性能を向上させることにある。

【0008】本発明の他の目的は、処理の優先度の異なるデータ毎に優先度に応じた最適なキャッシュ・ヒット率を実現することにある。

【0009】本発明の他の目的は、高速データ処理を必要とするデータを長期間キャッシュメモリ上に保持する様にキャッシュメモリを管理することでキャッシュ・ヒット率の向上を図り、キャッシュ・ミスに因るデータ処理性能の低下を最小限に抑えることにより高速データ処理を実現することにある。

【0010】本発明の他の目的は、キャッシュメモリ上の優先データ容量と高速データ処理を必要とするデータ容量を1:1~1:Nの間で可変に実現することにより、可用性の高い大容量データ処理システムの構築を実現することにある。

【0011】

【課題を解決するための手段】本発明は、第1装置と第2装置との間に介在し、第1装置と第2装置との間で授受されるデータが一時的に格納されるキャッシュメモリの制御方法において、キャッシュメモリを管理するキャ

ッシュ管理情報を少なくとも二つの第1および第2管理情報に区分し、データの優先度の高低に応じて、複数の第1および第2管理情報を使い分けることで、より優先度の高いデータのキャッシュメモリ内における滞在時間をより長くするものである。

【0012】また、本発明は、記憶装置と、記憶装置と上位装置との間におけるデータの授受を制御するとともに、データが一時的に格納されるキャッシュメモリを備えた記憶制御装置と、を含む記憶サブシステムにおいて、キャッシュメモリを管理するキャッシュ管理情報を少なくとも二つの第1および第2管理情報に区分し、データの優先度の高低に応じて、複数の第1および第2管理情報を使い分けることで、より優先度の高いデータのキャッシュメモリ内における滞在時間をより長くする制御論理を備えたものである。

【0013】より具体的には、一例として、本発明では、システム利用者によって設定された優先データに対し中央処理装置からディスクサブシステム等の記憶サブシステムにアクセス要求があると、ディスクサブシステムのキャッシュ制御部内にあるキュー管理テーブル全体を対象としてアクセス要求された優先データのキャッシュ・ヒット/ミス判定をした後、判定に基づいたデータ転送処理を行い、また同時に優先データのセグメント位置情報をキャッシュ制御部内の優先キューエリアへLRU方式により登録する。一方、一般データへのアクセス要求に対しては、キャッシュ制御部内のキュー管理テーブル内の一般キューエリアのみを対象としてキャッシュ・ヒット/ミス判定をした後、判定に基づいたデータ転送処理を行い、また同時に一般データのセグメント位置情報をキャッシュ制御部内のキュー管理テーブル内の一般キューエリアへLRU方式により登録する。

【0014】また、システム利用者により優先基準が設定された場合においては、ディスクサブシステム内のキャッシュ制御部により、キャッシュ・ヒットした優先基準を満たすデータのアクセス周期を元に中央処理装置から要求されるデータの中からアクセス頻度の高いデータを抽出し、優先データとして当該データのセグメント位置情報を優先キューエリアにLRU方式により登録することでキャッシュ・ヒット率の向上を図り、高速データ処理可能なデータ処理システムを実現する。

【0015】

【発明の実施の形態】以下、本発明の実施の形態を図面を参照しながら詳細に説明する。

【0016】図1は、本発明の一実施の形態であるキャッシュメモリの制御方法を実施する記憶サブシステムの一例であるディスクサブシステムを含むデータ処理システムの構成の一例を示す概念図である。

【0017】本実施の形態のデータ処理システムは、データ処理を行うとともに入出力インタフェース制御部101aを介して外部装置とのデータ入出力を行う中央処

理装置 (CPU) 101、このCPU101と配下のディスクドライブ103との間におけるデータ転送処理の制御を行うディスクサブシステム102とを含んでいる。

【0018】ディスクサブシステム102は、入出力インタフェース制御部101a、チャネルI/F制御部104aを介したCPU101からディスクドライブ103へのデータ転送要求を処理するデータ処理制御部104、ディスクドライブ103とCPU101との間で授受されるデータを一時的に保持するキャッシュメモリ105、及び、キャッシュメモリ105へのデータ入出力を制御するキャッシュ制御部106で構成されている。

【0019】また、キャッシュ制御部106には、キャッシュメモリ105に格納されるデータを管理するためのキュー管理テーブル107とスロット情報管理テーブル110が含まれている。

【0020】本実施の形態の場合、キュー管理テーブル107内には優先キューエリア108と一般キューエリア109が設けられており、各エリアは別々にキュー管理され、LRU方式により、キャッシュメモリ105へのデータの出入力を制御している。また、システム利用者により優先データ容量の上限値111が設定されるまでは、キャッシュメモリ105は一般キューエリア109で管理される。

【0021】すなわち、図5のフローチャートに例示されるように、ディスクサブシステム102を外部から制御する図示しないサービスプロセッサや、CPU101から発行される優先使用指定コマンドを当該ディスクサブシステム102が受領すると (ステップ501)、当該コマンドに優先データ容量の上限値111を指定するデータが含まれているか否かを判別し (ステップ502)、含まれている場合には、優先データ容量の上限値111を設定あるいは更新する (ステップ503)。この時、優先データ容量の上限値111をゼロにすれば、優先キューエリア108の容量はゼロとなり、一般キューエリア109のみによる通常のキャッシュ制御が行われることとなり、ゼロ以外であれば、優先キューエリア108が有効となって、後述のような優先データのキャッシュメモリ105での滞在時間を長くしてヒット率をより高く維持する制御が行われることになる。

【0022】さらに、当該コマンドに優先データの指定情報が含まれているか否かを判別し (ステップ504)、含まれている場合には、優先データとして扱うべきデータが格納されているディスクドライブ103の特定のドライブ番号、論理アドレス範囲、等の指定情報を、キャッシュ制御部106の図示しない制御メモリに記憶し (ステップ505)、CPU101からのアクセス要求のデータが当該条件に合致するか否かで、後述のような優先データか一般データかを判別する処理が行われる。

【0023】まず初めに、システム利用者が優先データ

を設定した場合のデータ転送処理の概略を図1を用いて説明する。

【0024】CPU101からの優先データ要求に対してデータ処理制御部104はキャッシュ制御部106内のキュー管理テーブル107内を検索し、キャッシュ・ヒットの場合においては、データ処理制御部104はキャッシュメモリ105上のデータを用いてデータ転送処理を行い、同時にキュー管理テーブル107の優先キューエリア108へセグメント位置情報をLRU方式により登録する。キャッシュ・ミスの場合においては、要求のあった優先データをディスクドライブ103からローディングして、キャッシュメモリ105に書き込み、優先キューエリア108へセグメント位置情報をLRU方式により登録する。

【0025】CPU101からの一般データ要求に対してデータ処理制御部104はキャッシュ制御部106内のキュー管理テーブル107内の一般キューエリア109を検索し、キャッシュ・ヒットの場合においては、データ処理制御部104はキャッシュメモリ105上のデータを用いてデータ転送処理を行い、同時にセグメント位置情報を一般キューエリア109へLRU方式により登録する。キャッシュ・ミスにおいては、キャッシュメモリ105に空きセグメントがあるかチェックし、空きセグメントがある場合に於いては、一般キューエリア109へセグメント位置情報をLRU方式により登録し、空きセグメントがない場合に於いては、キャッシュメモリ105上から破棄するデータのセグメント位置情報を一般キューエリアからLRU方式により選別・破棄し、その後、要求された一般データをディスクドライブ103からキャッシュメモリ105上にローディング (複写) し、セグメント位置情報を一般キューエリア109へLRU方式により登録する。

【0026】本実施の形態における、優先データ要求時のキャッシュ・ヒット/ミス時の処理の流れ及び、キュー遷移を、図3のフローチャートを用いて説明する。なお、この場合、優先データか否かの判別は、予めシステム利用者が設定した条件 (たとえば、そのデータのディスクドライブ103における格納論理アドレスが指定のアドレス範囲か否か、特定のディスクドライブに格納されているデータか否か等) に当該データが合致するか否かによって判別される。

【0027】CPU101からの優先データ要求 (ステップ301) を受けて、キャッシュ・ヒット/ミス判定 (ステップ302) が行われ、キャッシュ・ヒットの場合に於いては、一般キューエリア109または優先キューエリア108のどちらでのキャッシュ・ヒットかの判定が行われ (ステップ310)、優先キューエリア108でのキャッシュ・ヒットの場合に於いては、優先キューエリア108に要求された優先データのセグメント位置情報をLRU方式により登録し (ステップ311)、

一般キューエリア109でのキャッシュ・ヒットの場合においては、さらに優先キューエリア108に空きがあるかの判定を行い(ステップ307)、空きがある場合においては、優先キューエリア108に要求された優先データのセグメント位置情報をLRU方式により登録し(ステップ311)、優先キューエリア108に空きがない場合においては、一般キューエリア109へ移動するデータのセグメント位置情報を優先キューエリア108からLRU方式により選別し(ステップ308)、一般キューエリア109の先頭へ登録し(ステップ309)、優先キューエリア108に、要求された優先データのセグメント位置情報をLRU方式により登録し(ステップ311)、データ転送処理(ステップ312)を行って処理終了となる。

【0028】キャッシュ・ミスの場合においては、キャッシュメモリ105に空きセグメントがあるかを判定し(ステップ303)、空きセグメントがある場合においては、要求された優先データをディスクドライブ103からローディングし、キャッシュメモリ105に書き込む(ステップ306)。しかし、キャッシュメモリ105に空きセグメントがない場合においては、キャッシュメモリ105上から破棄するデータを一般キューエリア109からLRU方式により選別し(ステップ304)、選別したデータのセグメント位置情報を一般キューエリア109から削除し(ステップ305)、要求された優先データをディスクドライブ103からローディングし、キャッシュメモリ105上に書き込む(ステップ306)。同時に、優先キューエリア108に空きがあるかの判定を行い(ステップ307)、空きがある場合においては、優先キューエリア108に要求された優先データのセグメント位置情報をLRU方式により登録し(ステップ311)、優先キューエリア108に空きがない場合においては、一般キューエリア109へ移動するデータのセグメント位置情報を優先キューエリア108からLRU方式により選別(ステップ308)して、一般キューエリア109の先頭へ移動し(ステップ309)、優先キューエリア108に要求された優先データのセグメント位置情報をLRU方式により登録し(ステップ311)、データ転送処理(ステップ312)を行って処理終了となる。

【0029】次に、本実施の形態のディスクサブシステムが、優先データを自動的に判断する場合についてのデータ処理の概略を図1、及び図2を用いて説明する。図2は、キャッシュ制御部106内のスロット情報管理テーブル201のデータ構造の一例を示しており、スロット(セグメント)に対応した数のスロット情報202を持つ。また、スロット情報202は、タイムエリア203とカウントエリア204の情報を持つ。

【0030】優先キューエリア108が優先データ容量の上限値111に達していない場合においては、CPU

101からアクセス要求のあったデータ(以下、要求データ)のセグメント位置情報は、キャッシュ・ヒット/ミスに関わらず、優先キューエリア108の先頭に登録され、優先データとして扱われる。さらに登録されたセグメント位置に対応するスロット情報管理テーブル201内のスロット情報202のタイムエリア203に現在時刻を表す値を入れ、カウントエリア204の値(カウント値204a)をゼロクリアする。上記処理は、優先キューエリア108が優先データ容量の上限値111に達するまで繰り返される。

【0031】優先キューエリア108が優先データ容量の上限値111に達している場合に於いて、要求データが一般キューエリア109でキャッシュ・ヒットした場合においては、要求データに対応するスロット情報202内のカウントエリア204のカウント値204aをインクリメントし、このカウント値204aと優先データ閾値N(以下、閾値)とを比較する。

【0032】カウント値204aが閾値を超える場合においては、スロット情報202内のタイムエリア203の値と現在時刻、カウント値204aからアクセス周期(T)を求め、さらに優先キューエリア108から一般キューエリア109に移動する予定の優先データをLRU方式により選別し、この優先データに対応するスロット情報202から前述処理同様にアクセス周期(t)を求めて比較し、要求データのアクセス周期(T)が優先データのアクセス周期(t)よりも短い場合においては、要求データのセグメント位置情報を優先キューエリア108にLRU方式により登録し、先程選別された優先データのセグメント位置情報を一般キューエリア109へLRU方式により登録する。また、一般キューエリア109に登録したセグメント位置情報に対応するスロット情報202のタイムエリア203には現在時刻を表す値を入れ、カウント値204aをゼロクリアする。逆に、要求データのアクセス周期(T)が優先データのアクセス周期(t)よりも長い場合においては、要求データのセグメント位置情報を一般キューエリア109へLRU方式により登録し、対応するスロット情報のタイムエリア203に現在時刻を表す値を入れ、カウント値204aをゼロクリアする。

【0033】カウント値204aが閾値以下である場合においては、要求データのセグメント位置情報を一般キューエリア109へLRU方式により登録する。

【0034】要求データが優先キューエリア108でキャッシュ・ヒットした場合においては、スロット情報202のカウント値204aをインクリメントし、セグメント位置情報を優先キューエリア108へLRU方式により登録する。

【0035】キャッシュ・ミスの場合においては、セグメント位置情報を一般キューエリア109へLRU方式により登録し、対応するスロット情報202のタイムエ

リア203に現在時刻を表す値を入れ、カウント値204aをゼロクリアする。

【0036】また、優先キューエリア108のセグメント位置情報に対応したスロット情報202は、周期Tでタイムエリア203を更新しカウント値204aをゼロクリアすることにより、優先データのアクセス周期情報をアクセス状況の変化に対応させることが出来る。

【0037】上述のような優先データの自動判別処理の詳細例を、図4のフローチャートに示す。以下、図4のフローチャートについて簡単に説明をする。

【0038】要求データを受領した時、優先データ容量の上限値111がゼロ以外で優先キューエリア108が存在し、優先データの自動判別処理をすべきか否かを判定し(ステップ401)、優先データを自動判別処理しない場合においては一般キューエリア109へセグメント位置情報を格納し(ステップ402)、データ転送処理(ステップ428)を行い処理終了となる。

【0039】優先データ容量の上限値111がゼロ以外で優先キューエリア108が有効に設定され、優先データを自動判別して処理すべき場合において、要求データのキャッシュ・ヒット／ミス判定(ステップ403)によりキャッシュ・ミスとなった場合においては、要求データは一般データであると判断し、要求データをキャッシュメモリ105にローディング(ステップ404)した後、スロット情報202のタイムエリア203に現在時刻を表す値を入れ(ステップ405)、カウントエリア204のカウント値204aをクリアし(ステップ406)、優先キューエリア108の空き状態により(ステップ407)、優先キューエリア108または一般キューエリア109にセグメント位置情報を登録し(ステップ408、ステップ409)、データ転送処理を行う(ステップ428)。

【0040】キャッシュ・ヒットした場合においては、キャッシュ・ヒットしたキューエリアを判定し(ステップ410)、優先キューエリア108でキャッシュ・ヒットした場合においては、スロット情報202のカウントエリア204のカウント値204aをインクリメントし(ステップ426)、優先キューエリア108をLRU方式により更新した後(ステップ427)、データ転送処理を行う(ステップ428)。

【0041】一般キューエリア109でキャッシュ・ヒットした場合においては、スロット情報202のカウント値204aをインクリメントし(ステップ415)、このカウント値(a)が閾値を超えるかの判定を行い(ステップ416)、超えない場合は一般キューエリア109にセグメント位置情報を登録し(ステップ425)、データ転送処理を行う(ステップ428)。

【0042】超えた場合は、更にタイムエリアの値と現在時刻とカウント値204aからアクセス周期(T)を求め(ステップ417)、さらに優先キューエリア10

8からLRU方式により破棄予定の優先データ(b)を選別し(ステップ418)、選別した優先データ(b)のアクセス周期(t)を上記と同様に求める(ステップ419)。求めたこの二つのアクセス周期を比較し(ステップ420)、優先データ(b)のアクセス周期(t)の方が短かった場合は、要求データのスロット情報202のタイムエリア203に現在時刻を表す値を入れ(ステップ423)、カウントエリア204のカウント値204aをゼロクリアし(ステップ424)、セグメント位置情報を一般キューエリア109に登録し(ステップ425)、データ転送処理を行う(ステップ428)。

【0043】要求データのアクセス周期(T)の方が短かった場合は、優先キューエリア108に要求データのセグメント位置情報を登録し(ステップ421)、先程選別した優先データ(b)のセグメント位置情報を一般キューエリア109に登録し(ステップ422)、データ転送処理を行う(ステップ428)。

【0044】以上説明したように、本実施の形態によれば、キャッシュメモリ105の管理を行うキュー管理テーブル107に、優先キューエリア108と、一般キューエリア109を区別して設定し、より高速処理が必要とされる優先データは優先キューエリア108にて管理することで滞在時間がより長くなるので、たとえば、ディスクドライブ103の全体のデータ記憶容量と、キャッシュメモリ105の容量との比率に影響されことなく、特定の優先データのキャッシュメモリ105におけるヒット率を、他の一般データよりも高く維持できる。換言すれば、データの優先度に応じて多様なヒット率の維持管理を実現できる。

【0045】この結果、ディスクサブシステムにおけるディスクドライブ103の全体の記憶容量に対しキャッシュメモリ105の記憶容量が少ない場合や、大量のデータ処理を行うシステムにおいても、システム利用者が望むデータや、アクセス頻度の高いデータに対してのキャッシュ・ヒット率を高めることが可能になる。

【0046】また、キャッシュメモリ105上の優先データ容量と高速データ処理を必要とするデータ容量比を1:1~1:Nの間で自由に設定することができ、可用性の高い高性能大容量のディスクサブシステムを構築することが可能となる。

【0047】本願の特許請求の範囲に記載された発明を見方を変えて表現すれば以下の通りである。

【0048】<1> 中央処理装置とディスクサブシステムから構成されるデータ処理システムに於いて、中央処理装置と接続され、中央処理装置からのアクセス要求のあるデータを一時的に保持するキャッシュメモリとそれを制御するキャッシュ制御部と、データを格納するディスクドライブとで構成されるディスクサブシステムに於いて、中央処理装置からアクセス要求されたデータの

中で、高速データ処理が求められるデータ（優先データ）とその他のデータ（一般データ）のキャッシュメモリ上での管理をキャッシュ制御部で別々に行うことで、優先データのキャッシュメモリ上での長期間保持を実現することによりキャッシュ・ヒット率向上を図り、キャッシュ・ミスによるディスクドライブへのアクセスを減らすことで、高速データ処理を行なう機能を有することを特徴とするデータ処理システム。

【0049】<2> システム利用者により優先データが設定され、その設定された優先データが格納されているキャッシュメモリ内の位置（セグメント位置）情報を、キュー管理テーブル内の優先データのキュー管理エリア（優先キューエリア）で管理することを特徴とする項目<1>に記載のデータ処理システム。

【0050】<3> 中央処理装置から要求されるデータの中から、システム利用者の指定する優先基準に従い要求頻度の高いデータをディスクサブシステムが自動的に判断し、そのセグメント位置情報を優先キューエリアに登録することを特徴とする項目<1>に記載のデータ処理システム。

【0051】<4> キャッシュメモリ容量に占める優先データ容量の上限値をシステム利用者が決定することを特徴とする項目<1>に記載のデータ処理システム。

【0052】<5> 設定された優先データ容量が優先データ容量の上限値を超える場合に於いて、LRU方式により優先キューから破棄される優先データのセグメント位置情報を一般データのキュー管理エリア（一般キューエリア）の先頭に登録することを特徴とする項目<1>に記載のデータ処理システム。

【0053】以上本発明者によってなされた発明を実施の形態に基づき具体的に説明したが、本発明は前記実施の形態に限定されるものではなく、その要旨を逸脱しない範囲で種々変更可能であることはいうまでもない。

【0054】たとえば、上述の説明では、キャッシュメモリにおけるデータの優先度を優先キューエリアと一般キューエリアの2段階で管理する場合を例示したが、3段階以上のキューエリアの設定および管理も本発明に含まれる。

【0055】

【発明の効果】本発明によれば、データ総量に対するキャッシュメモリ容量の相対的な減少に影響されことなく、優先度の高いデータの高いキャッシュ・ヒット率を維持することで、キャッシュメモリを備えたシステムのデータ処理性能を向上させることができる、という効果

が得られる。

【0056】本発明によれば、処理の優先度の異なるデータ毎に優先度に応じた最適なキャッシュ・ヒット率を実現することができる、という効果が得られる。

【0057】本発明によれば、高速データ処理を必要とするデータを長期間キャッシュメモリ上に保持する様にキャッシュメモリを管理することでキャッシュ・ヒット率の向上を図り、キャッシュ・ミスに因るデータ処理性能の低下を最小限に抑えることにより高速データ処理を実現することができる、という効果が得られる。

【0058】本発明によれば、キャッシュメモリ上の優先データ容量と高速データ処理を必要とするデータ容量を1:1〜1:Nの間で可変に実現することにより、可用性の高い大容量データ処理システムの構築を実現することができる、という効果が得られる。

【図面の簡単な説明】

【図1】本発明の一実施の形態であるキャッシュメモリの制御方法を実施する記憶サブシステムの一例であるディスクサブシステムを含むデータ処理システムの構成の一例を示す概念図である。

【図2】本発明の一実施の形態であるキャッシュメモリの制御方法を実施する記憶サブシステムにて持つ制御情報の一例を示す概念図である。

【図3】本発明の一実施の形態であるキャッシュメモリの制御方法を実施する記憶サブシステムの作用の一例を示すフローチャートである。

【図4】本発明の一実施の形態であるキャッシュメモリの制御方法を実施する記憶サブシステムの作用の一例を示すフローチャートである。

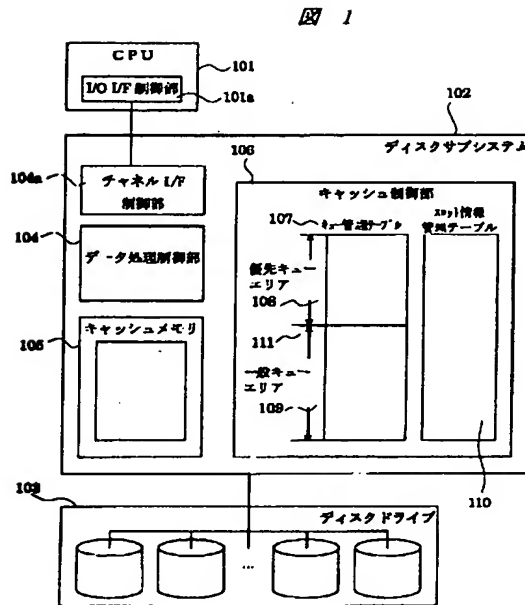
【図5】本発明の一実施の形態であるキャッシュメモリの制御方法を実施する記憶サブシステムの作用の一例を示すフローチャートである。

【符号の説明】

101…中央処理装置（CPU）（第1装置）、102…ディスクサブシステム（記憶サブシステム）、103…ディスクドライブ（第2装置）、104…データ処理制御部、105…キャッシュメモリ、106…キャッシュ制御部、107…キュー管理テーブル、108…優先キューエリア（第1管理情報）、109…一般キューエリア（第2管理情報）、110…スロット情報管理テーブル、111…優先データ容量上限値、201…スロット情報管理テーブル、202…スロット情報、203…スロット情報内タイムエリア、204…スロット情報内カウントエリア。

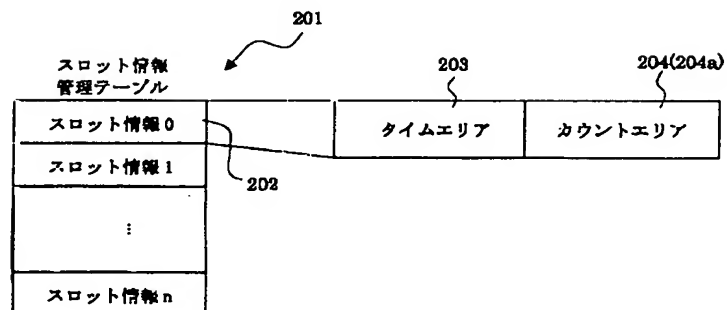


【図1】



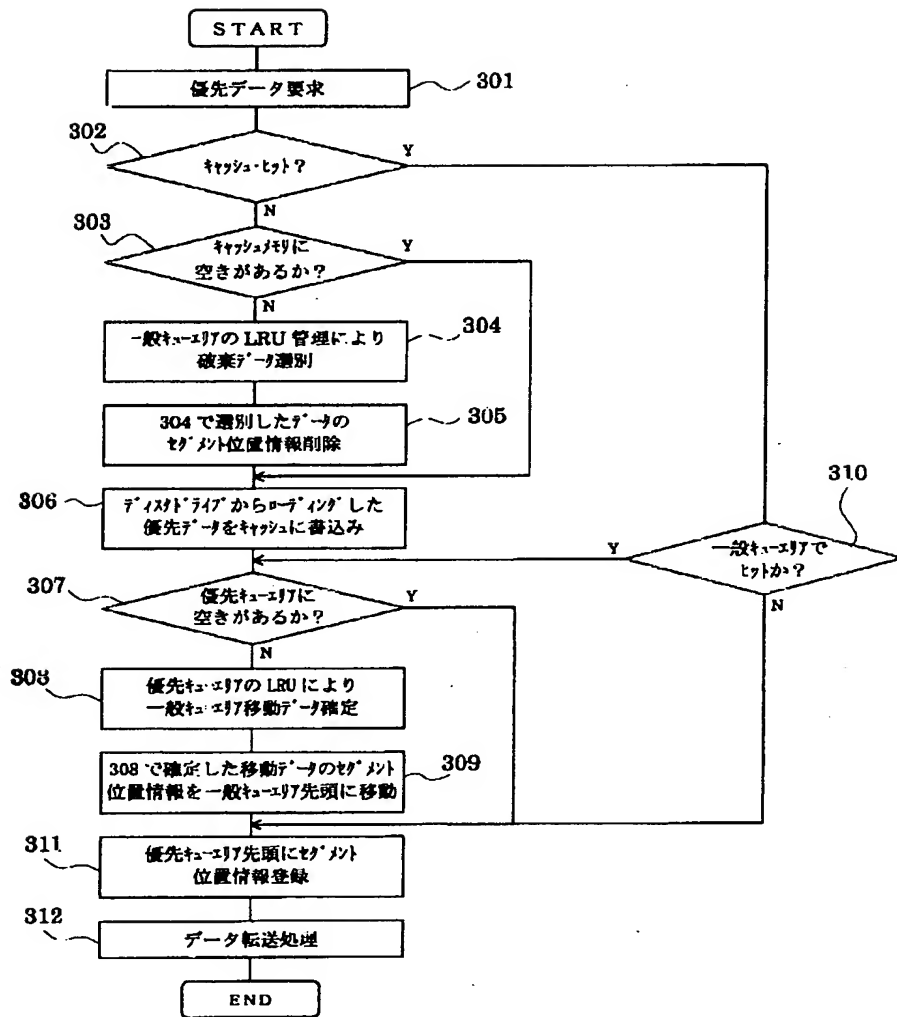
【図2】

図 2



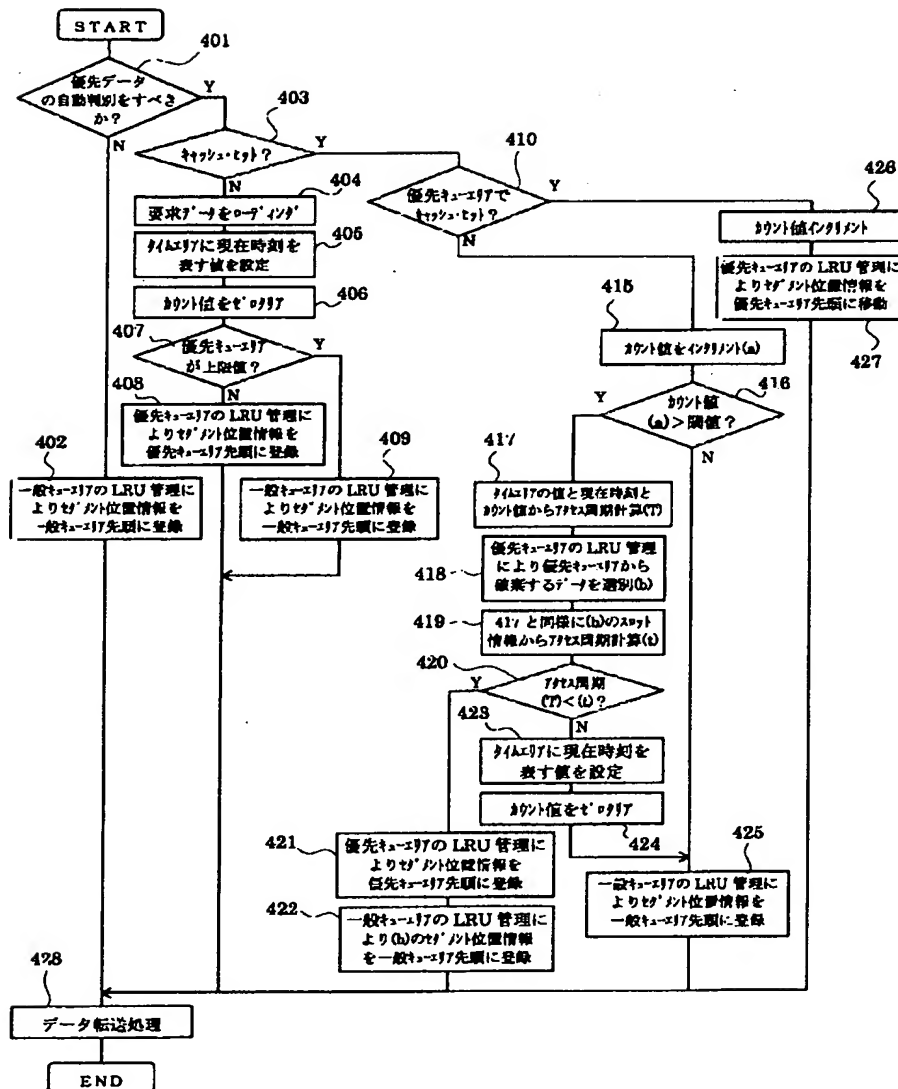
【図3】

図 3



【図4】

4



【図5】

図 5

